

【11】證書號數：I638414

【45】公告日：中華民國 107 (2018) 年 10 月 11 日

【51】Int. Cl. : H01L21/66 (2006.01) H05K3/00 (2006.01)  
H05K1/02 (2006.01) G01R31/26 (2014.01)

發明

全 6 頁

【54】名稱：晶圓測試介面組件及其嵌埋被動元件之轉接介面板結構

WAFER TESTING INTERFACE ASSEMBLY AND INTERPOSER HAVING  
BURIED PASSIVE COMPONENTS THEREOF

【21】申請案號：106129526

【22】申請日：中華民國 104 (2015) 年 08 月 14 日

【11】公開編號：201810484

【43】公開日期：中華民國 107 (2018) 年 03 月 16 日

【72】發明人：吳克興 (TW) WU, KO HSING；呂智韋 (TW) LU, CHIN WEI

【71】申請人：中華精測科技股份有限公司 CHUNGHWA PRECISION TEST TECH.  
CO., LTD.

桃園市平鎮區工業三路 15 號

【74】代理人：賴正健；陳家輝

【56】參考文獻：

TW I39874A

US 2015/0124416A1

審查人員：陳聖

## 【57】申請專利範圍

1. 一種嵌埋被動元件之轉接介面板結構，包括：一轉接基板，該轉接基板具有兩個芯層以及一開槽；一被動元件，該被動元件設置於該開槽中；一黏著層，該黏著層的一部分夾置於該兩個芯層之間，且該黏著層的另一部分經熔融而填充於該開槽中以結合該被動元件；以及一線路層，該線路層設置於該轉接基板上，並通過該開槽以接觸該被動元件之一電極；其中，該被動元件包括一被動元件本體與分別設置於該被動元件本體兩端的第一端電極及一第二端電極，該第一端電極具有一第一基部及一由該第一基部延伸所形成的第一延伸部，且該第一基部從該第一表面外露，該第二端電極具有一第二基部及一由該第二基部延伸所形成的第二延伸部，且該第二基部從該第二表面外露。
2. 一種嵌埋被動元件之轉接介面板結構，包括：一轉接基板，該轉接基板具有兩個芯層以及一開槽；一被動元件，該被動元件設置於該開槽中；一黏著層，該黏著層的一部分夾置於該兩個芯層之間，且該黏著層的另一部分經熔融而填充於該開槽中以結合該被動元件；以及一線路層，該線路層設置於該轉接基板上，並通過該開槽以接觸該被動元件之一電極；其中，該被動元件包括一被動元件本體與分別設置於該被動元件本體兩端的第一端電極及一第二端電極，該第一端電極具有一第一基部及一由該第一基部延伸所形成的第一延伸部，該第二端電極具有一第二基部及一由該第二基部延伸所形成的第二延伸部，而該第一延伸部的一部分及該第二延伸部的一部分從該第一表面外露，且該第一延伸部的另一部分及該第二延伸部的另一部分從該第二表面外露。
3. 如請求項 1 或 2 所述的嵌埋被動元件之轉接介面板結構，其中該黏著層的該另一部分填充於該被動元件與該開槽之間的一間隙。
4. 如請求項 1 或 2 所述的嵌埋被動元件之轉接介面板結構，其中該轉接基板具有一第一表面及一相對於該第一表面的第二表面，且該開槽貫穿該第一表面及該第二表面。
5. 如請求項 1 所述的嵌埋被動元件之轉接介面板結構，其中該黏著層的該另一部分圍繞包覆該被動元件的整個周邊邊緣、該第一延伸部及該第二延伸部。

(2)

6. 如請求項 5 所述的嵌埋被動元件之轉接介面結構，其中該線路層包括一第一線路層及一第二線路層，該第一線路層設置於該第一表面上，且該第一線路層與該第一基部接觸，該第二線路層設置於該第二表面上，且該第二線路層與該第二基部接觸。
7. 如請求項 2 所述的嵌埋被動元件之轉接介面結構，其中該黏著層的該另一部分圍繞包覆該被動元件的整個周邊邊緣、該第一基部及該第二基部。
8. 如請求項 7 所述的嵌埋被動元件之轉接介面結構，其中該線路層包括一第一線路層及一第二線路層，該第一線路層設置於該第一表面上，且該第一線路層與該第一延伸部的一部分及該第二延伸部的一部分接觸，該第二線路層設置於該第二表面上，且該第二線路層與該第一延伸部的另一部分及該第二延伸部的另一部分接觸。
9. 一種晶圓測試介面組件，包括：一 PCB 母板，該 PCB 母板上具有一第一焊墊陣列；以及一如請求項 1 或 2 項中任一項所述的嵌埋被動元件之轉接介面結構，其中該線路層包括一相對於該第一焊墊陣列的第二焊墊陣列，且該第一焊墊陣列與該第二焊墊陣列透過一導電凸塊陣列相互連接。

#### 圖式簡單說明

圖 1 為本發明嵌埋被動元件之轉接介面結構的製造方法的流程示意圖。

圖 2 至圖 6 為本發明第一實施例之嵌埋被動元件之轉接介面結構的製造過程示意圖。

圖 7 至圖 10 為本發明第二實施例之嵌埋被動元件之轉接介面結構的製造過程示意圖。

圖 11 為根據本發明之圓測試介面組件的示意圖。

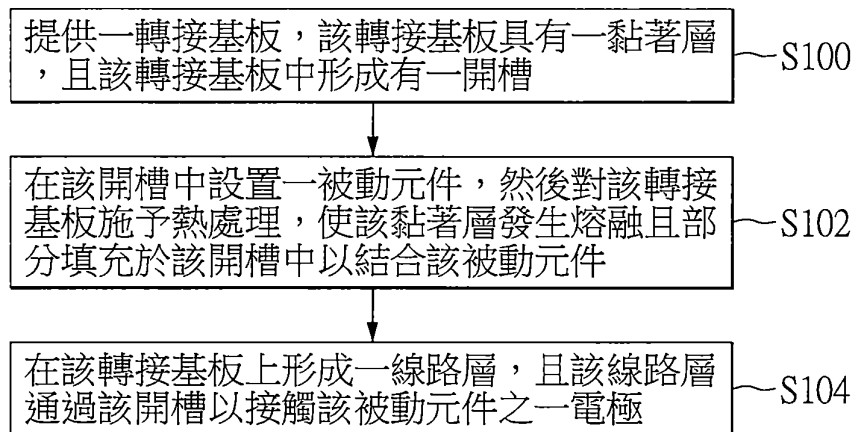
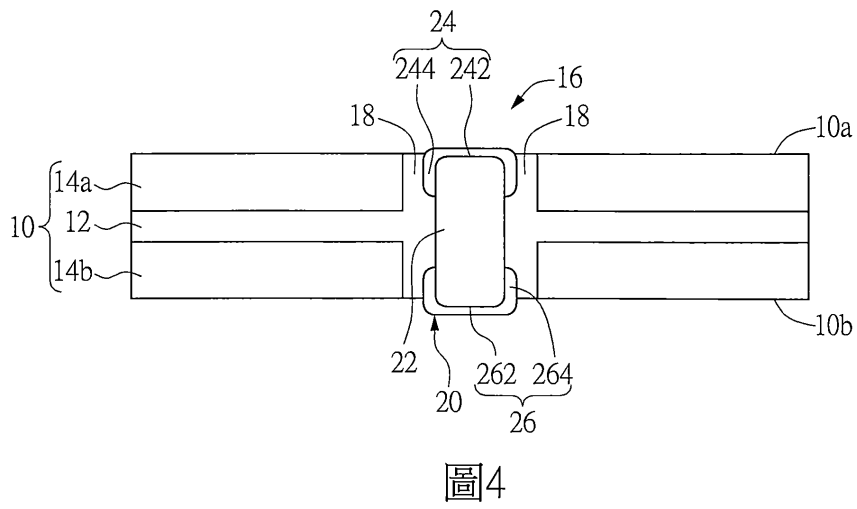
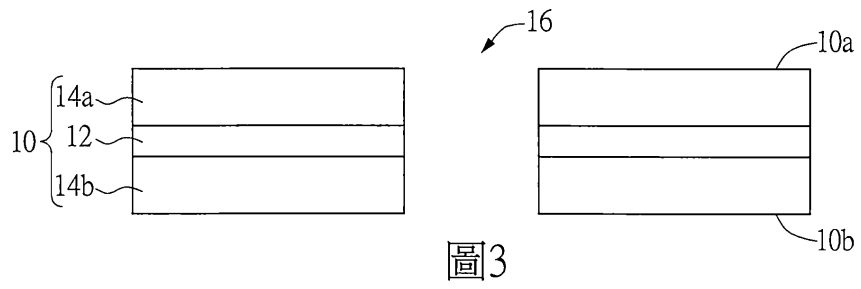
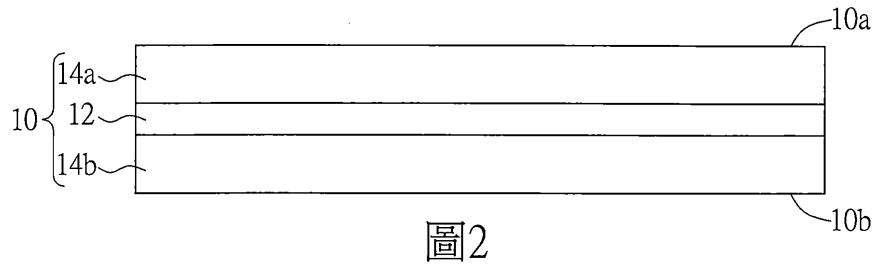


圖1

(3)



(4)

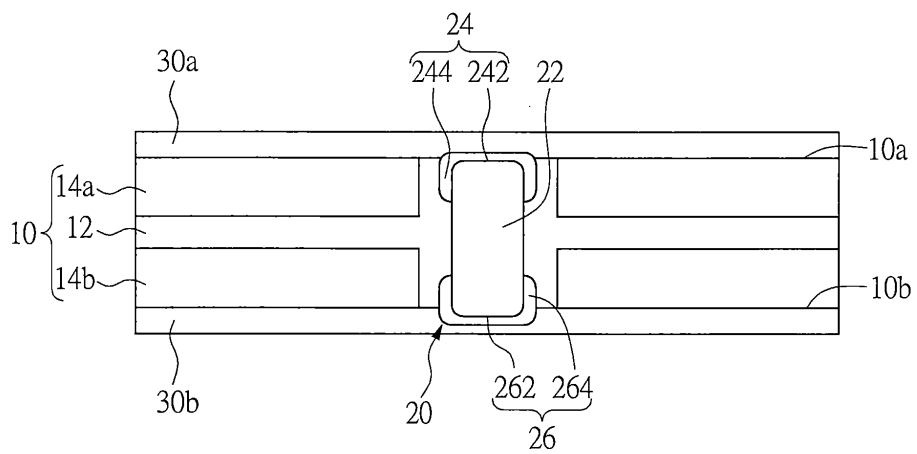


圖5

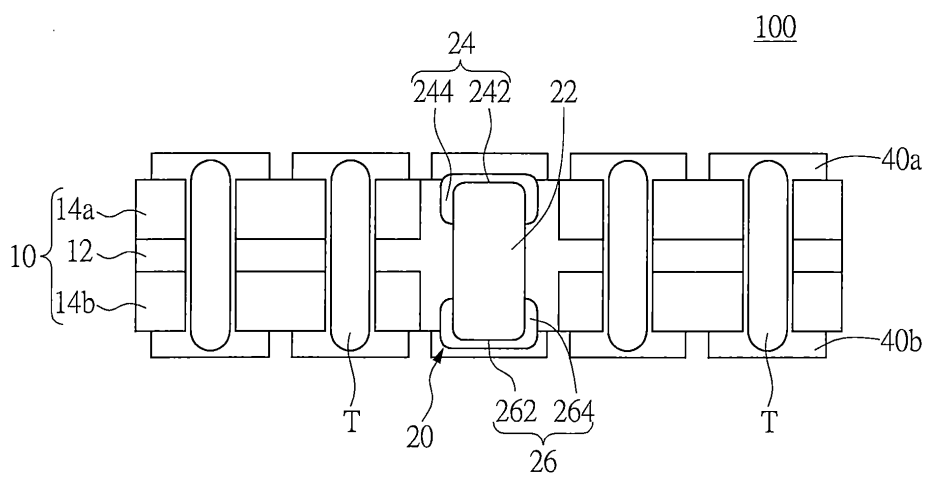


圖6

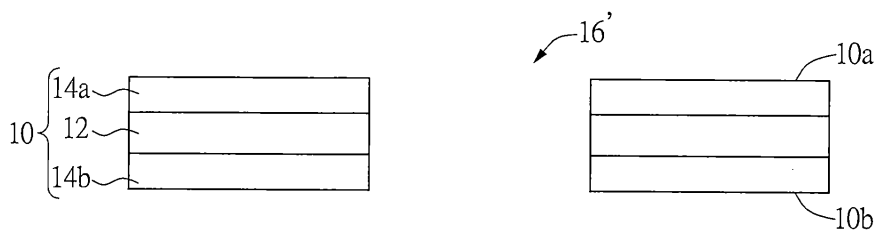


圖7

(5)

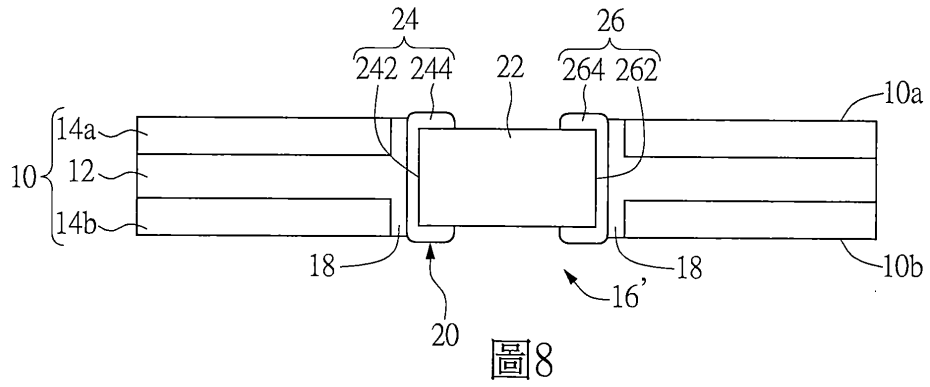


圖8

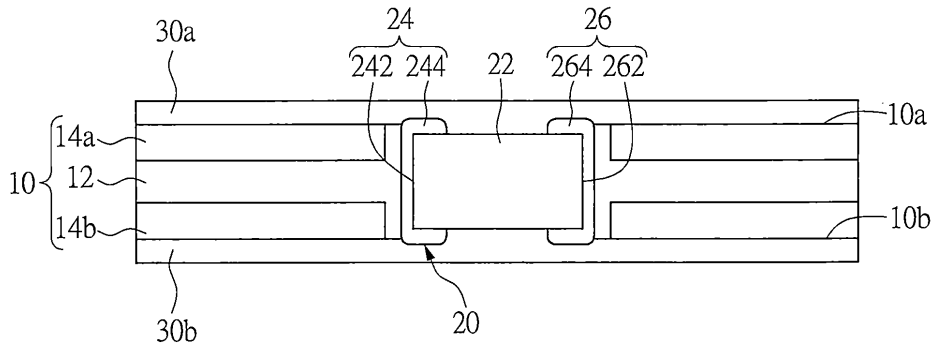


圖9

100

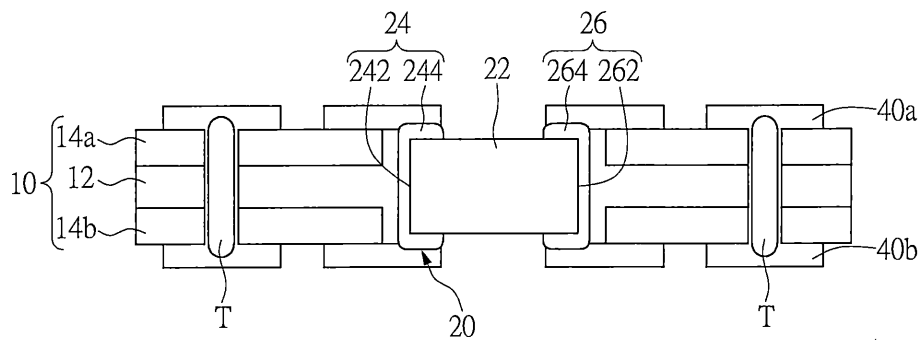


圖10

(6)

A

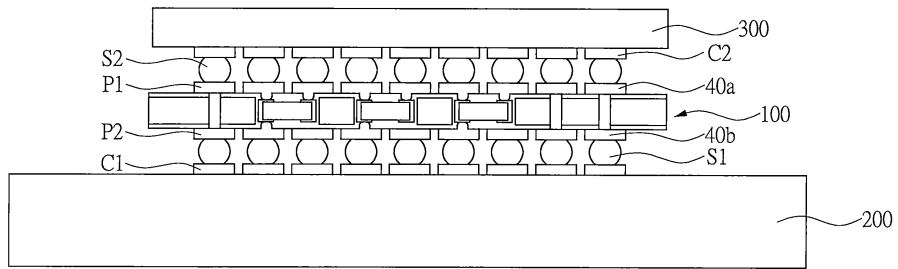


圖11